

基于 CPLD 的光电编码器四倍频电路的设计

陈燕 刘守山

(山东科技大学机械电子工程学院机械电子系 青岛 266590)

摘要: 在工业测控系统中,光电编码器用于测量电机的角位移。由于现场的干扰以及光电编码器的高分辨率的特点,常用四倍频电路来提高被控电机的测量精度和控制精度。设计基于可编程逻辑器件 CPLD,利用 CPLD 的可重构性,在系统可编程以及能够实现复杂逻辑功能的特点,设计了光电编码器信号的四倍频电路。测试结果表明,这种方法实用有效,实现了四倍频、鉴相和计数功能,具有成本低、设计灵活的优点,提高了电机的控制精度。

关键词: 光电编码器;四倍频;CPLD

中图分类号: TP27 **文献标识码:** A **国家标准学科分类代码:** 460.50

Fourfold frequency multiplication circuit design of photoelectric encoder based on CPLD

Chen Yan Liu Shoushan

(Department of Mechanic and Electronic Engineering, College of Mechanic and Electronic Engineering,
Shandong University of Science and Technology, Qingdao 266590, China)

Abstract: In industrial measurement and control systems, photoelectric encoder is applied to measure the angular displacement of motor. Since the disturbances on the worksite and the features of high resolution of photoelectric encoder, fourfold frequency multiplication circuit is used to improve the accuracy and precision of motor. This paper presents a fourfold frequency multiplication circuit based on CPLD by using the CPLD characteristics of reconfigurability, in-system programmable functions and complex logic functions. The test result shows that this method is practical and effective to achieve the fourfold frequency multiplication, phase detection and count functions. It improves the control precision of motors with low cost and flexible design advantages.

Keywords: photoelectric encoder; fourfold frequency multiplication; CPLD

1 引言

在工业测控过程中,通常使用光电式编码器将电机输出轴的角位移、角速度等机械量转换成相应的电脉冲以数字量输出^[1]。根据编码器码盘的编码原理,光电编码器主要分为绝对式和增量式2种。增量式光电编码器以圆光栅为计数元件,采用等间隔的刻线组成,对应每个分辨率区间,可输出一个增量脉冲^[2-3]。增量式正交编码器输出的脉冲信号为2路相位差为90°的正交脉冲信号。该信号可以方便的检测出控制对象运动的方向,且其距离测量范围不受限制,因此增量式正交编码器应用更为广泛^[4]。在本系统中应用的是增量式正交编码器。在工业现场,由于编

码器的分辨率较高,输出的A、B两路脉冲非常密集,而且现场的干扰也易产生误脉冲,如果将编码器输出信号做简单的抗干扰处理后送入微控制器,由软件对信号进行解码,则会大大加重微控制器的负担^[5],而且也会造成比较大的误差,使测量精度大大降低。针对以上不足,在实际应用中,常采用四倍频电路来提高被控电机的测量精度和控制精度。设计运用可编程逻辑器件CPLD来实现四倍频电路。CPLD具有在系统可编程、设计灵活、保密性强的特点,不但能实现复杂的时序逻辑功能,并且可以在产品开发的任何阶段进行设计修改。与FPGA相比,CPLD内部连线相对固定,延时小且可预测,更利于器件在高频下工作,从而

提高系统的测量分辨率^[6]。另外,芯片内部门电路、触发器的参数特性完全一致,能保证在相同转速下四倍频脉冲信号的周期保持一致^[7]。设计中选用了 Altera 公司的 CPLD,型号是 EPM240T100C5,逻辑单元为 240 个,最大用户 I/O 引脚为 80 个,用户 Flash 存储量为 8 192 位。

2 四倍频原理及电路设计

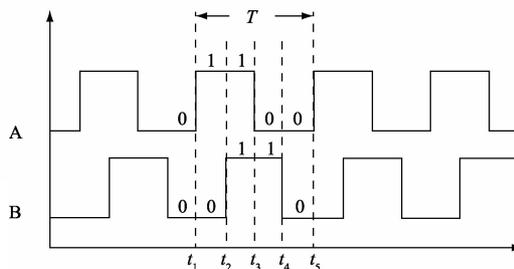
2.1 CPLD 四倍频电路设计原理

增量式正交编码器将电机的角位移信号转化成占空比为 50% 的 A 和 B 两路脉冲数字信号。编码器每转动 1 周,输出固定数目的脉冲,通过比较 A 相和 B 相的相位,来判别编码器的正转与反转,这样即可得到电机转过的角度,达到位移检测的目的^[8]。编码器正转和反转的输出信号如图 1 所示。

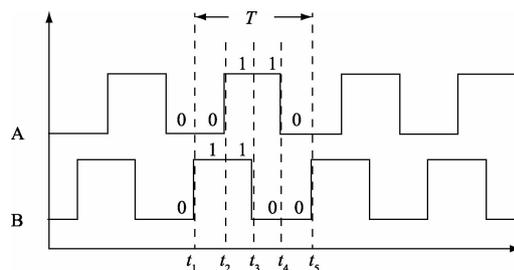
图(a)中 A 相超前 B 相 90°,表明电机正转。图(b)中 B 相超前 A 相 90°,表示电机反转。在编码器的一个脉冲周期 T 内,输出的 A、B 两相信号共产生 4 次变化,这 4 次变化在相位上平均分布,且每个跳变沿所对应的 A、B 脉冲电平都不一样,利用这些变化产生四倍频信号,则可以实现光电编码器测量精度的提高^[9]。

四倍频电路中对编码器信号做如下分析。

1)当编码器正转时,在一个周期内,A、B 两相有 4 次变化:00→10,10→11,11→01,01→00,每次变化计数器实现 1 次加数,共加 4 次。



(a)编码器正转时输出信号



(b)编码器反转时输出信号

图 1 编码器输出信号

2)当编码器反转时,在一个周期内,A、B 两相有 4 次变化:00→01,01→11,11→10,10→00,每次变化计数器实现 1 次减数,共减 4 次。

3)当系统受到干扰或发生故障时,编码器输出状态的变化不符合以上所述的顺序时,计数器不进行计数。四倍频电路的功能如图 2 所示。

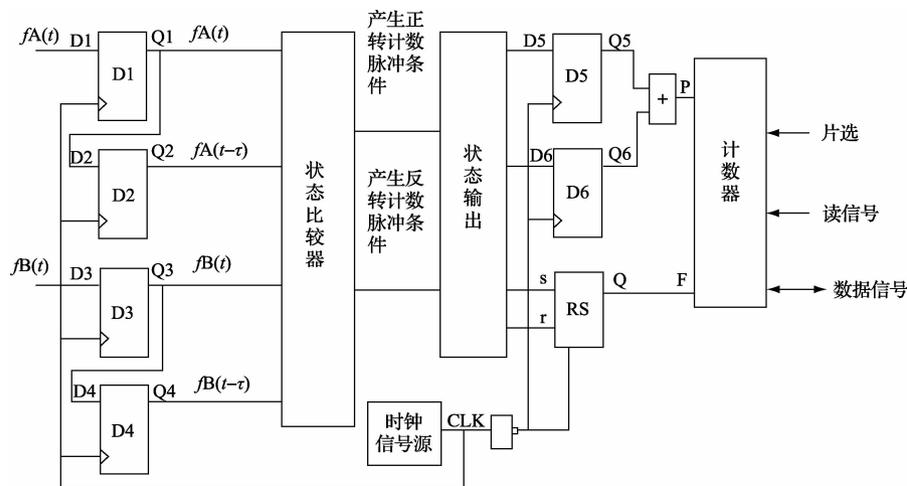


图 2 四倍频电路功能

图中的 A、B 两相信号通过 D1~D4 4 个 D 触发器,产生的 4 个信号输出至状态比较器。状态比较器分析这些信号是否符合状态变化的顺序,如果符合则产生正转或反转计数的信号给状态输出器。状态输出器输出相应的脉冲信号和方向信号至计数器。计数器将计数结果发送至微处理器。具有以上结构的四倍频电路可由 CPLD 通过编程实现。

2.2 CPLD 外围电路设计

在某机器人手臂的控制系统中,CPLD 输出的四倍频信号需要传送至微处理器,由微处理器进行系统的控制。

系统中微处理器采用 ARM 芯片,ARM 可通过对特定地址和 I/O 口的访问来控制 CPLD 工作,这样设计使 CPLD 芯片存储化,CPLD 还可通过可编程 I/O 向 ARM 发出中断请求,等待 ARM 对特定事件的处理。由于 ARM 与 CPLD 的总线接口设计是否合理将直接影响着系统的可重构特性,所以并行总线的设计就成为一个非常关键的问题,该总线包括 ARM 芯片的地址总线 AB[0..23]、数据总线 DB[0..15]、控制总线、复位信号以及多路可编程 I/O,这种接口不仅保留了 ARM 控制平台和 CPLD 外接单

元的独立性,而且接口的通用性也非常好,一般的控制平台和逻辑控制芯片都适用这种接口。电路图如图3所示。

图中片选端 CS2 连接 ARM 的片选接口 CS0、OE 与

WE 为使能信号。数据线和地址线分别与 ARM 相连。另外的 I/O 端口与 4 个编码器的输出信号 A 相、B 相和 Z 相相连。Z 相为编码器的零位脉冲,用于标识零位置。

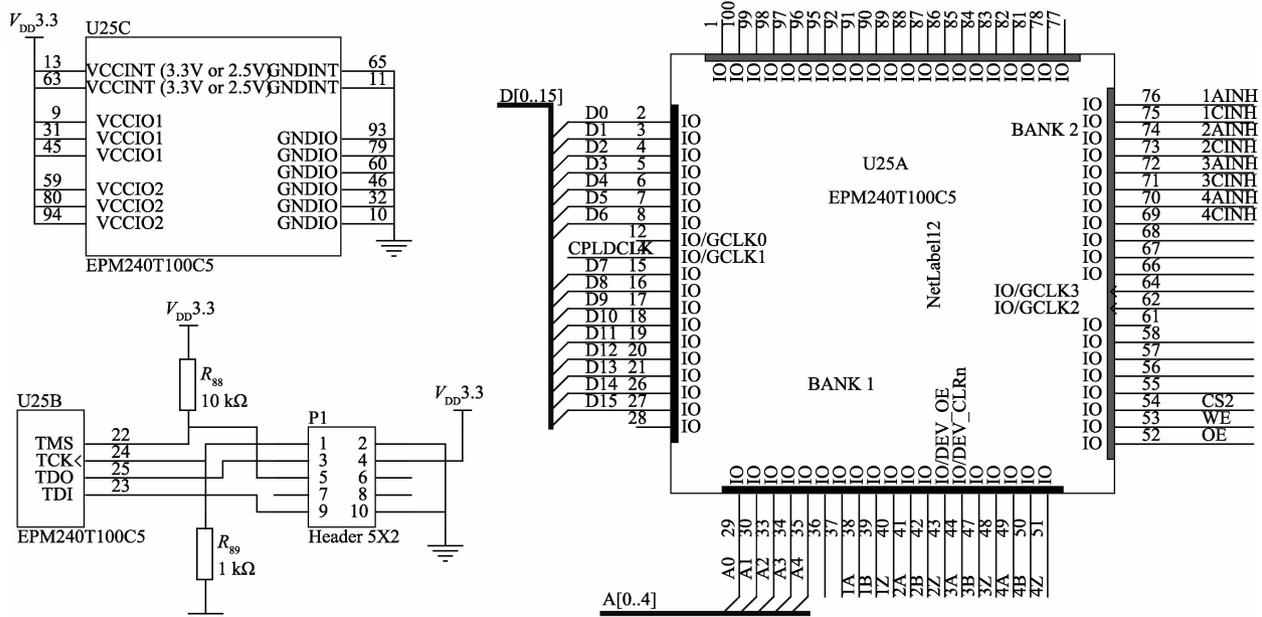


图3 CPLD 电路

3 CPLD 的软件设计

设计所使用的软件开发平台是 QuartusII, QuartusII 提供了完整的多平台开发环境,支持 VHDL 和 Verilog HDL 硬件描述语言的设计输入,基于图形的设计输入方式以及集成系统级设计工具^[10]。

CPLD 的设计流程如图4所示。

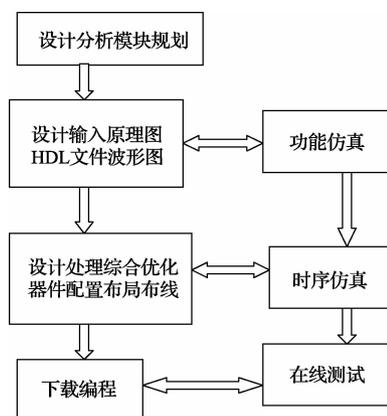


图4 CPLD 设计流程

用 Verilog HDL 实现的四倍频电路及脉冲方向信号产生程序如下所示,其中,CLK 为时钟信号,A、B 两相信号在程序中用变量 A_IN 和 B_IN 表示,输出的方向信号用变量 Dir_out 表示,四倍频后的信号用变量 Sig_out 表示。

```
input clk,A_IN,B_IN;
output Sig_out,Dir_out;
```

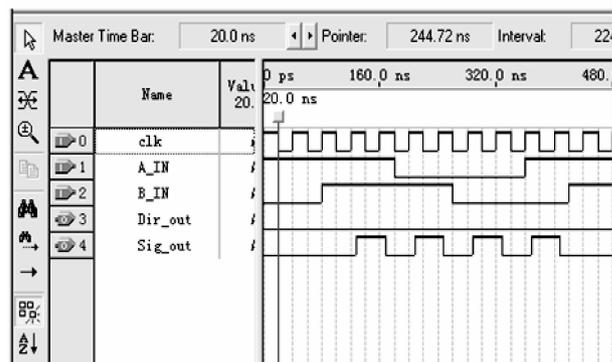
```
reg[1:0] AB_REG,stat_reg;
reg Sig_out, Dir_out;
reg A_OUT,B_OUT;
always@(posedge clk)
begin
AB_REG[0]<=B_IN;
AB_REG[1]<=A_IN;
stat_reg<=AB_REG;
end
always@(posedge clk)
begin
if (stat_reg[1] != AB_REG[1]) A_OUT<= 1;
else A_OUT<=0;
if (stat_reg[0] != AB_REG[0]) B_OUT<=1;
else B_OUT<=0;
if(A_OUT==1 || B_OUT==1) Sig_out<=1;
else Sig_out<=0;
end
always@(posedge clk)
begin
if (stat_reg==00 && AB_REG==10)
Dir_out<=0;
else if (stat_reg==10 && AB_REG==11)
Dir_out<=0;
else if (stat_reg==11 && AB_REG==01)
Dir_out<=0;
```

```

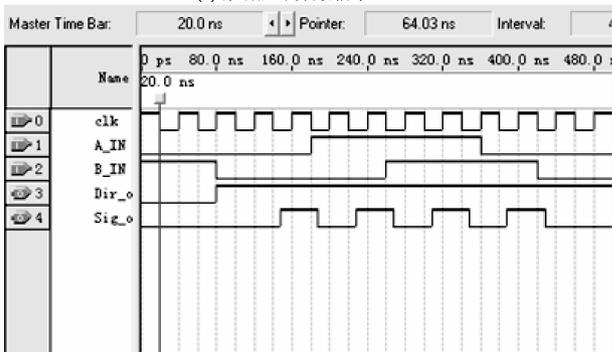
else if (stat_reg==01 && AB_REG==00)
Dir_out<=0;
else if (stat_reg==00 && AB_REG==01)
Dir_out<=1;
else if (stat_reg==01 && AB_REG==11)
Dir_out<=1;
else if (stat_reg==11 && AB_REG==10)
Dir_out<=1;
else if (stat_reg==10 && AB_REG==00)
Dir_out<=1;
else
Dir_out<=Dir_out;
end
    
```

4 仿真试验结果与分析

在 Quartus II 平台上对以上四倍频程序进行了综合和仿真,仿真结果如图 5 所示。



(a)编码器正向转动信号



(b)编码器反向转动信号

图 5 四倍频及方向信号

从图(a)中看出,当 A 相的信号 A_IN 超前 B 相信号 B_IN 为 90°时,方向信号 Dir_out 输出低电平,表明电机是正向旋转,从图(b)中看出,当 B 相的信号 B_IN 超前 A 相信号 A_IN 为 90°时,方向信号 Dir_out 输出高电平,表明电机是反向旋转。在一个脉冲周期内,A 相或 B 相的信号脉冲数量为 1,A、B 两相分别有 4 次变化,四倍频后信号 Sig_out 的计数脉冲数量为 4 次。由图中看出,电路实现了四倍频、鉴相与计数功能,符合逻辑要求。

该设计应用在机器人手臂的伺服电机控制中,在对两个手臂,7 个自由度地控制中,末端定位精度达到 0.1 mm,最大活动半径为 2 m。每个机械臂都能实现位移、速度的精确控制,相互之间具有良好的协调能力。

5 结论

在电机的角位移检测控制中,将光电编码器输出信号经过四倍频处理后再送至微处理器,进行系统的控制,这样设计大大提高了系统的抗干扰性和对电机的测量精度。设计基于可编程逻辑器件 CPLD 设计了四倍频电路,利用 CPLD 实现了四倍频、鉴相与计数功能。试验证明,用 Verilog HDL 语言设计的四倍频电路符合逻辑要求,该电路使用有效,抗干扰性强。CPLD 的在系统可编程的优点使系统无论是设计过程,还是电路结构,都更加简洁、方便和灵活,并且大幅度缩短了开发周期。该设计应用在机器人手臂的控制中,有效地提高了机械臂定位的精度、可靠性和稳定性。

参考文献

- [1] 刘易鑫,魏彪,郑徐豪,等.一种基于 MCU 的自动扶梯测量仪设计和实现[J].国外电子测量技术,2012,31(8): 35-39.
- [2] 赵志巍,陈赞.一种基于金属码盘的新型绝对式光电轴角编码器[J].传感技术学报,2010,23(5):656-659.
- [3] 艾晨光,褚明,孙汉旭,等.基准圆光栅偏心检测及测角误差补偿[J].光学精密工程,2012,20(11):2479-2484.
- [4] WU Z, HUANG N E. Ensemble empirical mode decomposition; a noise-assisted data analysis method[J]. Advances in Adaptive Data Analysis,2009,1(1):1-41.
- [5] 应卓瑜,梁坚,邵亮,等.基于 CPLD 的辨向细分电路设计[J].传感技术学报,2005,18(1):143-161.
- [6] 周翟和,汪丽群,沈超,等.基于 CPLD 的磁致伸缩高精度时间测量系统设计[J].仪器仪表学报,2014,35(1): 103-108.
- [7] 陈赞,李秀如,张红胜,等.高速高冲击性小型增量式光电编码器的研制[J].电子测量与仪器学报,2013,27(10): 916-921.
- [8] 原晓刚,吴旭光,宁腾飞.稳定平台系统设计与控制[J].国外电子测量技术,2012,31(9):40-43.
- [9] 史小娟,李海芹.基于 CPLD 的四倍频鉴相计数电路在运动控制器中的应用[J].制造技术与机床,2008(6):85-87.
- [10] 张婷婷.基于 ARM 和 CPLD 的四足机器人嵌入式控制器硬件平台设计[D].武汉:武汉科技大学,2009.

作者简介

陈燕,1972 年出生,在读博士,主要研究方向为测控技术及仪器、嵌入式系统。
E-mail:1363chen@163.com

刘守山,副教授,主要研究方向为嵌入式可重构系统的应用。