

边界扫描测试系统的设计与实现

颜学龙 贾银涛

(桂林电子科技大学电子工程与自动化学院 桂林 541004)

摘要:为了解决复杂电路板的测试点少和测试覆盖率低以及传统的测试设备体积大、成本高等问题,IEEE1149.1标准被公布并发展出了边界扫描技术。本设计以边界扫描技术为基础,开发出由测试软件、测试控制器以及目标电路板组成的边界扫描测试系统,并通过对目标板的故障测试,验证了该系统满足完整性测试,互联测试的设计要求且对印刷电路板(PCB)和集成电路(IC)制造和使用过程中出现的桥接故障和呆滞故障有良好的故障诊断、定位功能。

关键词:边界扫描;故障诊断;IEEE1149.1;测试控制器

中图分类号: TP206+.3 **文献标识码:** A **国家标准学科分类代码:** 460.4030

Design and realization of boundary scan testability system

Yan Xuelong Jia Yintao

(School of Electrical Engineering and Automation, Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: To solve some problems like the lacking test points and the low level of test coverage of the complex PCB, IEEE1149.1 was published and developed a new technology, namely boundary scan. The testability system is based on boundary scan technology and consists of the test software and the test controller and the target circuit board. At last, the test result which the testability system did fault test of the unit under test (UUT) has indicated that the system meets design requirements of capture test and interconnection test, and has ability to diagnose and position bridge fault and stuck-at fault.

Keywords: boundary scan; fault diagnosis; IEEE1149.1; test controller

1 引言

印刷电路板在制造完成后会进行质量检测,传统的测试方法是将电路板固定在针床或夹具上,通过探针将激励信号施加到被测元件的输入管脚,相应的响应信号也是通过探针在输出管脚上取得,但随着电子工业的发展,超大规模集成电路(VLSI)和表面贴装(SMT)器件被大量使用,使得电路板物理尺寸锐减,导致引脚数目大幅增加,引脚间距大幅减小,传统的测试方法不再适合。为了解决这个问题,基于边界扫描技术的测试系统被提出^[1]。由于在便携性、效率、成本上的优势,边界扫描测试系统不仅在民用电子制造业而且在国防装备中也大量使用,吸引了国内外专家对其进行大量的研究^[2],设计了不同的测试系统以提高系统的可靠性、通用性,但这些系统都有一定的局限性和弊端^[3]。

本文以 VS2008 为平台,用 C++ 语言编写测试软

件,来完成目标电路板信息的提取、测试矢量的生成、测试响应的处理以及测试结果的显示;以 CY7C68013 和 SN74ACT8990 芯片为核心制作了测试控制器,来完成与主机的通信和测试矢量的加载、回收^[4];用 SN74BCT 系列芯片制作了目标电路板,以完成测试系统的验证。

2 系统总体设计

边界扫描测试系统主要由测试软件,测试控制器,目标电路板 3 部分组成^[5]。系统总体结构如图 1 所示。

测试软件生成的测试矢量信号通过 USB 总线传输到测试控制器,控制器上 USB 通信芯片 CY7C68013 对该信号进行转换后发送到 SN74ACT8990 芯片^[6],该芯片将接收的信号转换为符合 IEEE1149.1 标准的测试总线信号:TCK、TMS、TDI、TDO。用 JTAG 总线将测试控制器与目标电路连接,并将测试信号加载到目标电路板,随后测试响应信号通过 TDO 引脚,经过测试控制器传回计算机,

收稿日期:2016-02



图1 系统结构组成

测试软件得到这些信号,处理分析后将结果显示出来^[7]。

3 系统软件设计

边界扫描测试系统的总体软件设计结构如图2所示。

为了更好的管理各个模块间数据传递,引入了SQLite数据库,用于存储扫描链信息、测试矢量与测试响应数据等。按照功能划分,该边界扫描测试软件可分为以下几个模块。

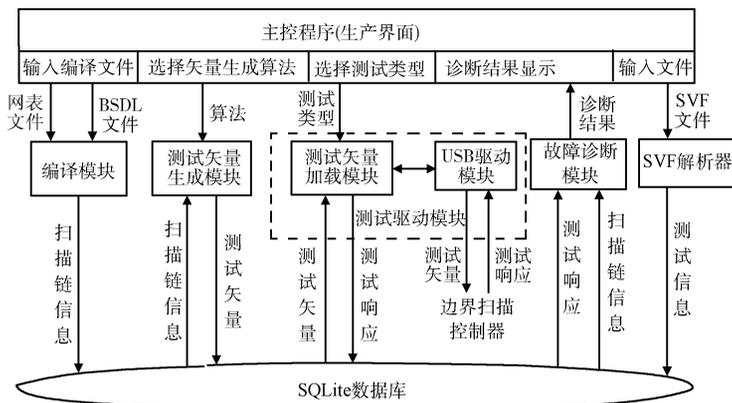


图2 测试系统软件结构

3.1 编译模块

该模块编译由厂商提供的网表文件和 BSDL 文件,编译后生成扫描链信息,包含电路结构信息、器件信息、扫描指令等。网表文件可分为4种类型:EDIF网表、Protel网表、Victory网表、ViewDraw网表,本系统主要支持前面两种。

3.2 测试矢量生成模块

依据编译模块生成的扫描链信息,并结合所选择的测试算法和测试类型,产生相应的测试矢量和预期的测试响应数据,测试类型包括基础测试、互连测试、逻辑簇测试等。针对互连测试的算法:改良计数序列算法(MCSA)、走步1(Walk-1)算法、走步0(Walk-0)算法、等权值算法及计数/补偿算法(True/Compliment)等,采用其中的一种算法便可以生成相应的测试矢量。

3.3 测试驱动模块

测试驱动模块是整个测试系统软件中不可或缺的一部分,它所实现的功能包括:自动下载固件程序,当检测到边界扫描控制器连接到主机时,主机将自动下载固件程序到FX2设备的内部RAM,以初始化FX2设备;与底层硬件通信,不仅支持USB接口,还支持其他的接口类型;访问数据库,从数据库中“下载”测试数据信息,并“上传”测试响应数据至数据库;初始化边界扫描控制器,配置测试时钟和扫描链路;准备测试数据,施加测试数据到边界扫描控制器,控制边界扫描测试过程,并采集测试响应数据,处理后再存入数据库中,该测试响应数据用于故障诊断模块。

3.4 故障诊断模块

该模块负责对测试响应数据进行分析处理,通过与预期响应对比,判断被测电路板是否存在故障,诊断出故障类型,并对故障进行定位。这也是借助边界扫描测试技术的真正目的,故障类型主要有固定逻辑、开路、桥接及短路等故障。

3.5 SVF解析器

SVF解析器是对SVF文件中的通用测试矢量进行分析与提取的一种解析工具,通过解析SVF格式的文件,生成符合JTAG时序的测试信号,包括TMS, TCK, TDI及预期的TDO信号。

主控程序主要是为用户提供图形交互界面,用以输入数据和显示测试结果。各个模块之间都是通过数据库来传递相应的数据,保证了模块之间的独立性,便于系统软件的更新和维护,主控程序的主要工作流程如图3所示。

测试软件启动后,首先建立一个新的测试工程,输入网表文件和BSDL文件,经编译器编译后,若文件存在语法错误,则编译不通过,编译通过后才能得到正确的被测电路板上的器件信息,并存入SQLite数据库。根据所选择的某一种矢量生成算法以及从数据库提取的扫描链信息,生成测试矢量,存入SQLite数据库。搭建好硬件测试平台,开始边界扫描测试;首先执行完备性测试,测试通过后,再执行其他的测试任务。测试软件故障诊断界面如图4所示。

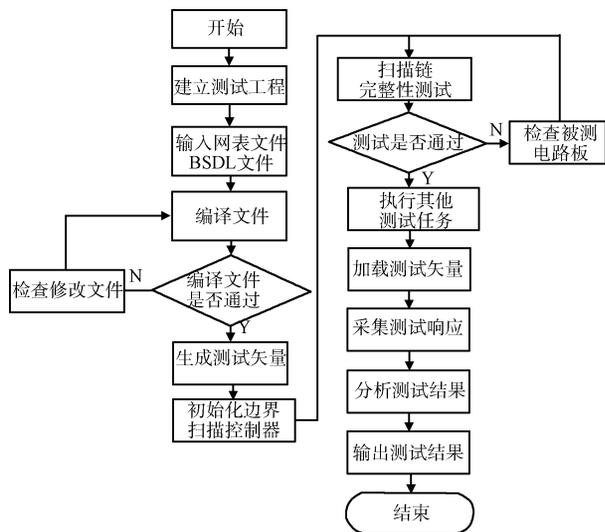


图3 测试软件工作流程

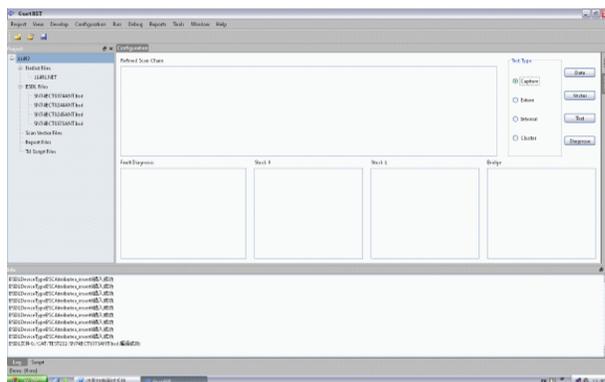


图4 测试软件故障诊断界面

4 系统硬件设计

作为系统硬件的测试控制器主要由 CY7C68013^[8] 和 SN74ACT8990 芯片^[9] 以及一些外围电路构成。其中 CY7C68013 芯片是 USB 控制芯片^[10]，通过 USB 总线与上位机的 USB 端口连接实现与上位机的通信；SN74ACT8990 芯片是 JTAG 主控模块，负责产生 IEEE1149.1 测试信号，芯片通过 JTAG 总线与目标电路板相连，从而将测试信号加载到目标电路板，完成边界扫描测试。控制器的硬件结构如图 5 所示。

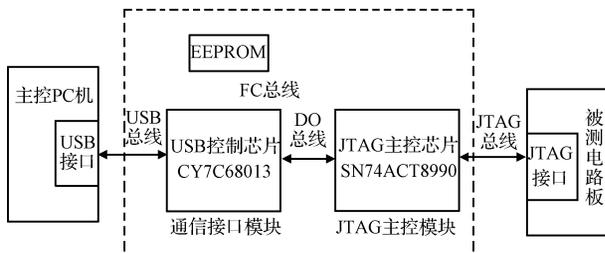


图5 控制器硬件结构

4.1 通信接口模块

通信接口模块的功能是与主机通信，并自动处理 USB 通信协议，将通过 USB 总线接收的串行数据处理后，并行的输出到外围设备中，实现数据的串并转换。该模块选用的是 Cypress 公司提供的 CY7C68013-128AC 芯片，该芯片是一款高集成、低功耗的 USB2.0 微处理器，带有 1 个 USB2.0 收发器、一个智能串行接口引擎 (SIE)、一个增强 8051 微控制器以及可编程外设接口 (GPIF, general programmable interface)。选用 CY7C68013 芯片的一个原因是它具有一个很好的 FIFO 缓冲机制，有效的提高了传输速度，这是通过给每个 FIFO 缓冲区提供多缓冲机制匹配双方速度的差异来实现。

CY7C68013 芯片与外围电路通信有两种传输方式：1)微处理器参与端点 FIFOS 与外围电路间的数据传输；2)微处理器不参与数据传输，由 USB 接口和外围电路直接共享 FIFO 存储器。本系统采用第一种传输方式与外围设备通信。

4.2 JTAG 主控模块

JTAG 主控模块的功能是给被测系统提供符合 IEEE Std1149.1 的测试总线信号，该模块采用 TI 公司的测试总线控制器 SN74ACT8990。该芯片支持 IEEE 1149.1-1990 边界扫描标准，并能够产生符合 JTAG 协议的测试总线信号：TCK、TMS、TDI、TDO，这些测试总线信号可以直接与被测电路板相连。并且提供多达 6 条的并行扫描链路，支持长度可达 2²³ 扫描数据，支持最高测试频率 30 MHz。

SN74ACT8990 主要由队列模块、串行模块、命令模块、及通信接口模块等组成。

队列模块能够按照 IEEE Std1149.1 产生 TMS、TDO 以及 TDI 测试总线信号。在移位数据寄存和移位指令寄存状态下，利用来自串行模块的 SDO(serial data out)信号，生成 TDO 信号送到被测电路板上，并把从 TDI 总线上接收到的数据通过 SDI(serial data input)总线传给串行模块。

串行模块是测试总线控制器 TBC 的重要组成部分，它为处于移位数据寄存和移位指令寄存态的 TAP 控制器提供测试数据和命令，并收集从被测电路板 TDO 端输出的测试响应数据。

命令模块包含 MAJOR COMMAND、MINOR COMMAND 两个命令寄存器，能够自动完成命令译码，控制芯片完成相应的测试操作。

通信接口模块主要提供与外围设备的通信接口，由 16 位数据线、5 位地址线、读/写信号线、状态线及中断线构成。通过该接口，外围设备可以访问 SN74ACT8990 内部的寄存器。

SN74ACT8990 与 CY7C68013 通信时，SN74ACT8990 作为从设备。CY7C68013 通过 ADRS[4:0]5 位地址线访问其寄存器，由 DATA[15:0]16 位数据线完成二者

之间数据的交互。CY7C68013 对 SN74ACT8990 寄存器的读/写操作应遵循其读/写时序如图 6 所示。

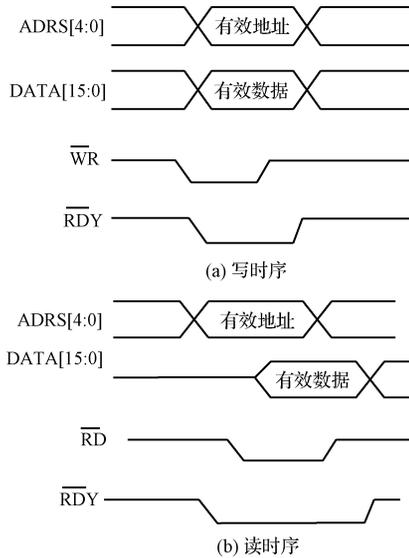


图 6 CY7C68013 对 SN74ACT8990 寄存器的读/写时序

5 测试验证

由于现在支持边界扫描测试结构的集成电路已经很多,边界扫描测试技术的应用也变得尤为重要,它是研究边界扫描技术的目的。为了验证前面设计的由上位机软件和测试控制器组成的边界扫描测试系统对复杂电路板的测试性能,对测试系统进行了完备性测试,互连测试^[11]。

在测试验证过程中,设计了支持 IEEE 1149.1 标准的电路板板作为被测对象,该电路板的主要器件是 SN74BCT8244、SN74BCT8374、SN74BCT8274、SN74BCT8245,这些芯片都带有边界扫描结构,支持 IEEE 1149.1 标准的边界扫描测试。该电路支持单链、多链两种测试模式,电路板上设有多种类型的故障开关,可以模拟呆滞型、开路、桥接等多种故障模型,便于验证边界扫描测试系统的故障诊断与定位能力。下面主要介绍第二条扫描链,原理如图 7 所示。

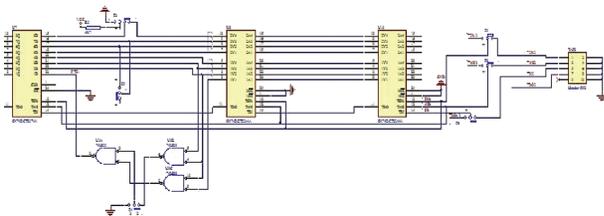


图 7 扫描链原理

扫描链完备性测试,也称 CAPTURE 测试,它是进行其他测试任务前须执行的测试,对一条链执行完备测试后的结果如图 8 所示,对比期望响应与输出响应,可以得到两者的数据一致,从而可判断扫描链路正常。

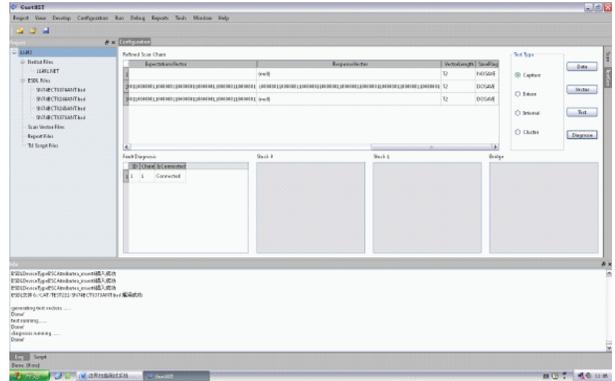


图 8 完备性测试结果

目标板中扫描链共有 9 个网络,网络是通过导线连接的一系列输入、输出节点构成的,互连测试的主要任务就是测试这些网络是否正常。为了更好的验证测试系统的故障诊断和定位能力,在对扫描链路进行互连测试时,在链路上设置了 U7 的 23 号引脚呆滞 1 故障,其互连测试结果如图 9 所示。测试结果表明测试系统可以很好地实现故障诊断与定位测试。

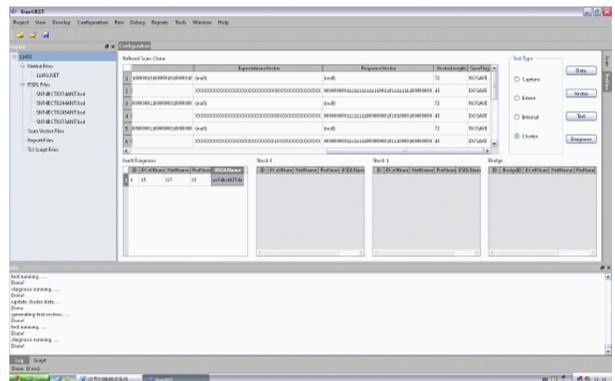


图 9 互连测试结果

6 结论

由测试诊断软件和测试控制器组成的边界扫描测试系统^[12]实现对数字电路板上的桥接故障和呆滞故障的故障类型诊断和故障位置定位功能,缩短了电路故障的检测时间,降低了电路板维修的成本。对边界扫描测试系统的设计和实现进行了一定的理论和实践上的探索,为类似系统的开发提供了一定的实践积累和经验借鉴。

参考文献

- [1] 谭剑波,尤路,黄新,等. 边界扫描测试技术[M]. 北京:国防工业出版社,2013.
- [2] 肖小清,师谦,恩云飞,等. 从边界扫描技术协议讨论其发展与应用[J]. 电子质量,2007(6):59-61.

(下转第 91 页)

参考文献

- [1] 张世一,黄华,刘永平. 基于 ZigBee 和 LabVIEW 的智能照明监控系统设计[J]. 国外电子测量技术, 2014, 33(5):63-66.
- [2] 邓茂荣. 基于 NI CompactRIO 的高精度研磨系统的设计与实现[J]. 仪器仪表学报, 2014, 35(增刊 1): 165-168.
- [3] 徐华中,黄丽萍. 基于 LabVIEW 和 DSP 串口的多通道电机参数采集系统[J]. 电子测量技术, 2011, 34(4):66-69.
- [4] 易牧,胡延霖,李保林. 基于 LabVIEW 和 DSP 的数据采集系统[J]. 四川兵工学报, 2009, 30(10): 138-140.
- [5] 王海涛,付钧,鲜勇,等. 基于 LabWindows/ CVI 的数据采集系统软件设计[J]. 舰船电子工程,2010(5): 64-66.
- [6] 吕向锋,高洪林,马亮,等. 基于 LabVIEW 串口通信

- 的研究[J]. 国外电子测量技术,2009,28(12): 27-30.
- [7] 雷晏瑶,李智. 基于生产者/消费者的数据采集系统设计[J]. 机械,2011,38(9): 39-43.
- [8] 胡吉朝,王定远,安素方,傅玥. ActiveX 在 LabVIEW 下的事件回调和数据传递[J]. 国外电子测量技术, 2008,27(3): 7-9.
- [9] 王显军. LabVIEW 对串口采样测量数据的处理[J]. 电子测量技术,2014, 37(3):107-111.
- [10] 乔旭彤,耿海洲,董峰. 集中式电动汽车电池管理系统设计[J]. 电子测量与仪器学报,2015,29(7): 1019-1027.

作者简介

张素萍,1979年2月出生,工学硕士,讲师,主要研究方向为自动化控制、集成电路及嵌入式系统设计等。
E-mail:zhshup2009@163.com

(上接第85页)

- [3] 高天虹. 基于边界扫描技术的新一代电路板测试平台[J]. 国外电子测量术,2015,34(11):10-13.
- [4] 雷加,苏波. 基于 IEEE1149.4 标准 TAP 控制器的设计[J]. 仪器仪表学报,2007,28(增刊 1):198-206.
- [5] IEEE standard test access port boundary-scan architecture[S]. New York NY ;IEEE Std,2001.
- [6] 赵红军,杨日杰,崔坤林. 边界扫描测试技术的原理及应用[J]. 现代电子技术,2005(11):20-24.
- [7] 陈孟东,刘鹏,张辉华. 基于边界扫描的测试技术[J]. 计算机工程应用技术,2009,5(25):7295-7297.
- [8] 刘吉名,裴东兴. 基于 CY7C68013 的 USB2.0 数据传输模块设计[J]. 电子测量技术,2008,31(3):94-96.
- [9] 徐磊,王月芳,郑伟东,等. SN74ACT8990 芯片在数字电路测试中的应用[J]. 计算机测量与控制,2009, 17(11):2109-2111.
- [10] 钱峰. EZ-USB FX2 单片机原理、编程及应用[M].

北京:北京航空航天大学出版社,2006.

- [11] GARBOLINO T, KOPEC M, GUCWA K, et al. Multi-signature analysis for interconnect test [C]. Mixed Design of Integrated Circuits and System, 2006:577-582.
- [12] 张乐. 基于边界扫描的板级测试方法研究与应用[D]. 南京:南京理工大学,2012.

作者简介

颜学龙,教授,主要研究方向为电路可测性设计,测试信号处理,计算机辅助测试。

贾银涛(通讯作者),硕士研究生,主要研究方向为计算机辅助测试。
E-mail:jiayintao1988@163.com