

# 扫频短路阻抗测试仪的研制

薛亮红<sup>1</sup> 刘之方<sup>2</sup> 武康凯<sup>1</sup> 李忠晶<sup>1</sup> 周 玮<sup>2</sup>

(1. 北京国网普瑞特高压输电技术有限公司 北京 102200; 2. 中国电力科学研究院 北京 100192)

**摘 要:**扫频短路阻抗法是检测变压器绕组变形故障的一种新方法,尚处于研究过程中。为解决扫频短路阻抗法研究过程中缺少测试设备的问题,分析了扫频短路阻抗法研究对测试设备功能的要求,采用 DDS 技术设计了正弦信号发生器,选用 APEX 集成功率放大器设计了功率放大电路,选用模数转换器 AD9225 设计了高速采集电路,研制了用于扫频短路阻抗法研究的测试仪样机,并对研制的样机进行了测试,结果表明实现了设计的功能,满足了对变压器绕组测试的需求。

**关键词:**短路阻抗测试仪;扫频;变压器

**中图分类号:** TM93 **文献标识码:** A **国家标准学科分类代码:** 470.4017

## Development of frequency sweep short-circuit impedance tester

Xue Lianghong<sup>1</sup> Liu Zhifang<sup>2</sup> Wu Kangkai<sup>1</sup> Li Zhongjing<sup>1</sup> Zhou Wei<sup>2</sup>

(1. Beijing Sg-Epri Uhv Transmission Technology Co., Ltd. Beijing 102200, China;

2. China Electric Power Research Institute, Beijing 100192, China )

**Abstract:** The sweep frequency short-circuit impedance analysis (SFSCIA) is an evolving and novel method for the detection of transformer winding deformations. To provide the testing device for measurement of the sweep frequency short-circuit impedance, this paper analyzed the functional requirements of testing equipment for sweep frequency short-circuit impedance analysis. DDS was utilized to design the sine-wave generator. APEX integrated power amplifier was used to implement the power amplify circuit. Analog to digital converter AD9225 was adopted to construct the high speed acquisition circuit. The sweep frequency short-circuit impedance tester prototype was developed. Tests were conducted to verify the performance of the prototype. The test results indicate that the tester prototype achieve the design goal and fulfill the demands of the transformer winding test.

**Keywords:** short-circuit impedance tester; sweep frequency; transformer

## 0 引 言

目前,在变压器绕组变形诊断中,主要是利用绕组的频响曲线和阻抗值的变化来判断绕组变形的。但市场上的仪器一次只能测量一条曲线,如果想得到两台曲线需要用两种仪器分别测量。为了能高效、准确地检查出绕组变形,一次测量可以得到两个量的扫频短路阻抗测试法成为研究的热点<sup>[1-2]</sup>。

目前市场上尚缺少用于扫频短路阻抗测试的专用设备,为了满足研究的需求,分析了扫频短路阻抗法对试验设备的功能要求,并根据功能要求研制了测试仪样机。

## 1 功能要求和硬件结构

依据测试原理和要实现的目标,研发的扫频短路阻抗测试仪必须具备如下 3 个功能<sup>[3]</sup>:

- 1) 输出可设定频率的正弦电压信号;
- 2) 快速检测变压器绕组的激励和响应信号;
- 3) 带有通信接口并与上位机进行数据交换。

根据功能需求,测试仪的硬件组成如下:

- 1) 处理器,根据上位机指令,计算系统各部分参数,以及检测数据的计算;
- 2) 控制逻辑电路,产生使各部分电路按预定工作的逻辑和时序控制信号;
- 3) 信号发生电路,生成测量需要的扫频信号;

- 4) 功率放大电路,对信号发生电路产生的激励信号进行功率放大,使其功率满足绕组测量的需要;
- 5) 信号检测电路,测量变压器绕组激励信号和响应信号,用于后续的计算;
- 6) 通信电路,与外部设备进行指令和数据的交互。

硬件系统的设计参数主要参考频响测试仪和短路阻抗测试仪的指标,并综合硬件电路研制的难度来确定。本文研制的仪器,输出信号的频率参数为:精确度低于0.01%、范围为30 Hz~1 MHz,检测电路部分模数转换器采用12位高速转换器,与上位机的接口采用USB2.0方式。系统框图如图1所示。

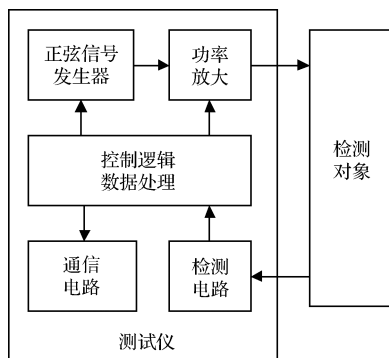


图1 硬件系统框图

## 2 硬件电路设计

### 2.1 处理器

处理器需要完成的工作包括与上位机通信,解析指令,并把解析完成的指令写入到对应的寄存器中,读取高速A/D采样到的数据并进行高速计算。系统要求处理器有较强的运算和扩展功能。

样机处理器选用了TI公司功能高度集成、具有多种数字接口的TMS320F2812芯片,嵌入程序,控制外围的各功能模块以及对数据进行处理和传输。该芯片可工作在主频150 MHz,片内集成一个16位乘法器,满足了对绕组激励信号和响应信号的高速计算要求。内核采用Harvard结构体系,片内提供了程序和数据存储器,并提供了地址线与数据线的扩展功能,使用方便。同时,TMS320F2812编译器支持C语言编程,降低了软件开发难度<sup>[4-6]</sup>。

### 2.2 控制逻辑电路

控制逻辑电路部分采用了高集成度的可编程逻辑控制器,通过对其编程可生成复杂的控制和时序逻辑。与处理器控制指令协调配合,实现对整个测试系统各功能模块的控制和数据传输。包括采集通道的信号调理过程中放大倍数的调节、采样频率的改变、USB接口数据的交互等工作。样机的可编程逻辑控制器选用了Xilinx公司的XC95144XL。控制逻辑电路如图2所示。

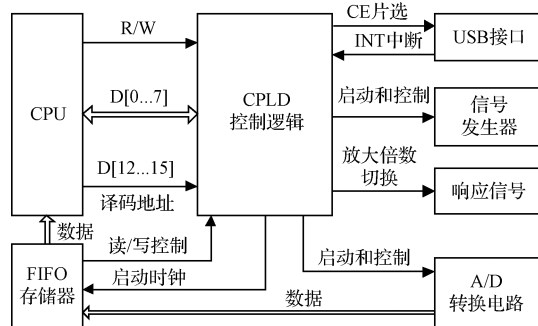


图2 控制逻辑电路

### 2.3 正弦信号发生电路

正弦信号发生电路应用了先进的直接数字式频率合成技术(DDS)<sup>[7-9]</sup>。DDS芯片选用美国AD公司的AD9850。该芯片具有价格低、功耗小、分辨率高和转换速度快等优点,在工作频率为10 MHz时,其输出信号的频率最小为0.002 3 Hz,最大可以达到5 MHz,可以满足系统的需求。

DDS主要由3部分组成:相位累加器,相位幅度转换,数模转换器,如图3所示。

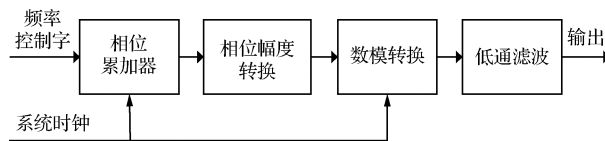


图3 AD9850组成

样机中处理器把上位机发送来的频点指令解析成DDS系统的参数设定值并写入DDS系统相应的寄存器中,当DDS系统的寄存器被写入后,DDS系统即可产生需要的正弦信号。正弦信号发生电路如图4所示。

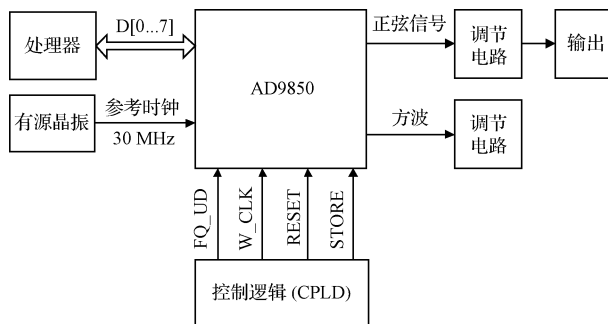


图4 正弦信号发生电路

由于AD9850输出有一个直流分量<sup>[10]</sup>,所以在AD9850的输出端需接一隔直电路,滤除直流分量后,由于输出的信号比较弱,所以在信号通过低通滤之前加了一级信号调理电路,信号滤除高频杂散谐波后,再经过宽频放大器AD811的处理,得到需要的正弦信号。

## 2.4 功率放大电路

DDS 信号发生部分产生的正弦信号幅值大约为 5 V, 在现场测试中会因各种干扰的存在, 严重影响测量数据和计算结果的精度。功率放大电路主要完成对生成的正弦信号的功率放大, 产生较高幅值的大功率信号, 然后将功率信号加载到被测绕组。

本设计中的功率放大部分采用了集成功放芯片的方案, 芯片选用了 PA09A 和 PA12A。

PA09A、PA12A 是 APEX 公司生产的大功率运放, 可以在较高的电压和较大的电流情况下设计用于驱动电阻、电感和电容负载<sup>[11-12]</sup>。通过选取合适的限流电阻使运放工作在安全工作区。该运放工作电源电压可达±50 V。

功率放大电路中之所以选择了两个不同型号的芯片, 是受集成功放芯片功率与带宽二者参数限制决定的。变压器绕组的交流阻抗取决于激励信号的频率, 当激励信号频率较低时(如几十赫兹), 绕组的交流阻抗值较小, 对于激励信号源来说需要较大的输出电流, 但对放大器带宽要求低一些。当激励信号频率较高时(如几百千赫兹甚至百兆赫兹), 绕组的交流阻抗值很大, 对于激励信号源来说较小的输出电流即可满足要求, 但却需要放大器具有足够的带宽以使输出正弦波不致变形。芯片 PA09A 带宽高但输出电流小一些, 而芯片 PA12A 有更大的输出电流但带宽有限, 因此本设计使用了分频段采用不同芯片的方案。其中 PA12A 用于输入信号频率低于 1 kHz 时的功率放大, 充分利用该芯片输出电流大的特点, PA09A 用于输入信号频率 1 kHz~1 MHz 时的功率放大, 充分利用该芯片带宽较宽的特性。

实际测试中发现, 虽然考虑了 PA12A 输出电流更大的特点, 但低频下单个芯片的输出电流能力仍无法满足测试的需要, 为增加低频下系统电流输出能力, 本设计最终采用了 3 片 PA12A 并联的设计方案, 满足了测试要求。

## 2.5 信号检测电路

信号测量电路选用美国 AD 公司高速模拟-数字转换器 AD9225 芯片, 该芯片在 25 MSPS 数据速率时可提供 12 位精度<sup>[13]</sup>, 并且该芯片在整个工作温度范围内失码率为 0。

样机的信号检测电路分两个通道, 通道 1 检测变压器绕组的激励信号, 通道 2 检测变压器绕组的响应信号。激励信号从变压器绕组引线端单独检测而不采用仪器输出端信号, 是考虑从仪器输出端到变压器绕组引线端有长达十几米甚至更长的引线, 会产生信号的衰减影响测试精度。

为降低对处理器速度的要求, 高速 AD 每次转换完成数据并没有直接送给处理器, 而是先存入高速缓冲区(FIFO, 先入先出存储器单元), 当缓冲区存满以后, 处理器再从高速缓冲区读取转换结果。

## 2.6 通信电路

USB 通信单元完成样机与计算机之间的命令和数据传输。USB 通信接口芯片选用的是 Cypress 公司的 CY7C68001。该芯片支持 USB2.0 协议<sup>[14]</sup>, 本设计中, CY7C68001 采用异步模式通过 16 位外部主机接口与 TMS320F2812 交换数据, 系统工作在高速(480 Mbps)模式下, 同时兼容全速(12 Mbps)模式。

## 3 控制程序设计

完成一次对变压器绕组测量, 需要以下 8 个步骤:

- 1) 通过 USB 通信从上位机得到测量频点模式;
- 2) 根据获取到的模式, 初始化 AD9850, 令其产生第一个频点;
- 3) 初始化另一片 AD9850, 令其产生 16 倍采样频率;
- 4) 发送波形产生控制信号;
- 5) AD9850 产生波形之后, 系统在 CPLD 逻辑控制下, 可采样当前信号的数据;
- 6) 当 FIFO 缓冲器的空间填满, 产生中断, 处理器响应中断, 读取原始数据, 并进行数据滤波处理, 然后计算该次采样频点的 FFT 值;
- 7) 通过 USB 口, 将该频点数据上传到 PC 机;
- 8) 上位机处理并显示接收到的数据。

系统控制逻辑流程如图 5 所示。数据采集部分流程如图 6 所示。

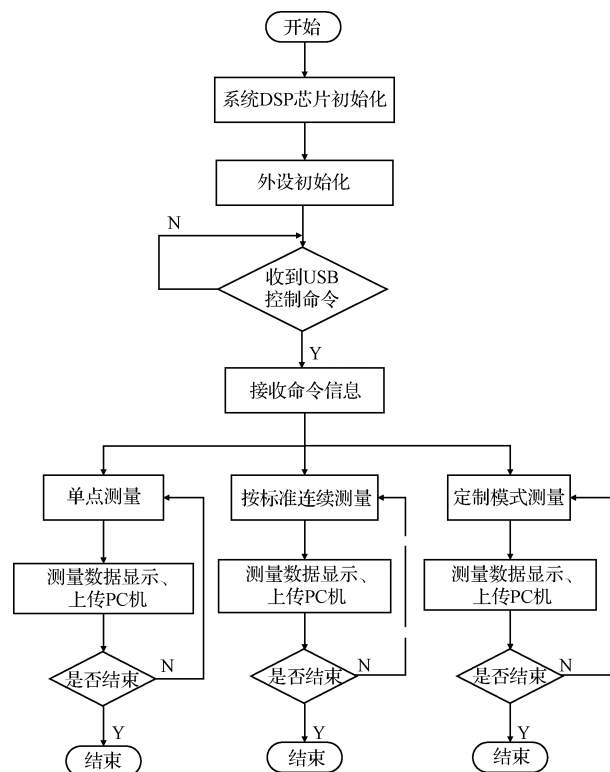


图 5 系统控制逻辑流程

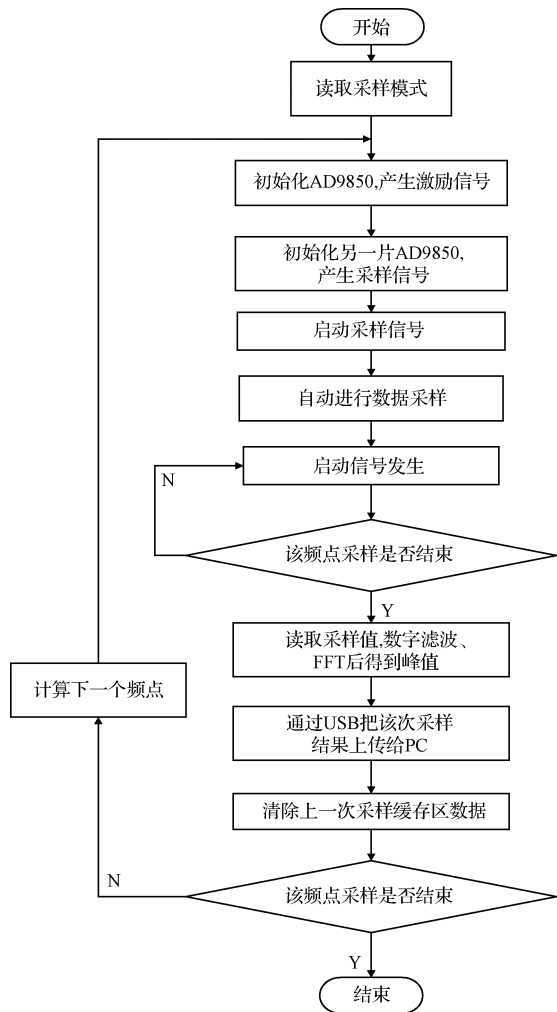


图6 数据采集逻辑流程

## 4 样机的测试

### 4.1 电阻值的测量

为了验证样机在测量阻抗值时的可靠性,在试验室,利用样机在工频(50 Hz)下对 4 Ω、5 Ω、10 Ω、15 Ω、20 Ω 等不同阻值的无感电阻进行了测试,测试结果如表 1 所示。从表 1 的测试结果可见,与标准值偏差均小于 0.5%,能够满足扫频短路阻抗法研究中对阻抗值测量精度的要求。

表 1 电阻值测试结果

序号	电阻值/Ω	测量值/Ω	偏差/%
1	3.981	3.998 715 45	0.445
2	4.986 8	5.008 093 636	0.427
3	9.991	10.028 865 89	0.379
4	14.975 5	15.030 010 82	0.364
5	19.998 5	20.069 494 68	0.355

### 4.2 模型变压器的测量

为了验证样机在反映绕组变形时的灵敏度,在试验室,利用样机对不同参数下的模型变压器进行了测试。

#### 1) 模拟绕组电感参数变化

为了验证样机对电感量变化的反应,在模型变压器的低压侧串联了一个 0.96 mH 大小的电感器。利用样机对串联电感器前后的模型变压器进行了测量,测量曲线如图 7 所示。

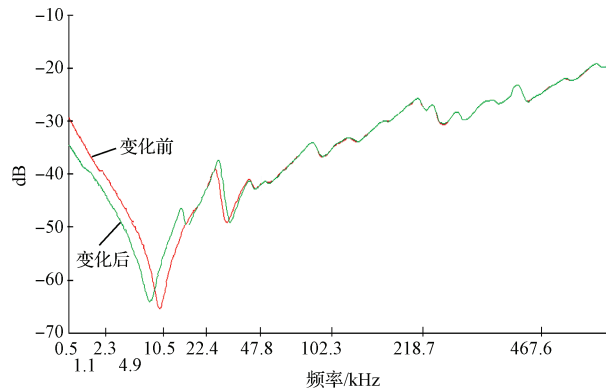


图7 电感变化测量曲线对照

分析图 7 的测试曲线可以看出,曲线在低频段发生了较为明显平移,而在高频段曲线则几乎没有变化,说明样机能灵敏的反应绕组电感量的变化。

#### 2) 模拟绕组电容参数变化

为验证扫样机对电容量变化的反应,在模型变压器的高压侧入口端并联 30 pF 电容。利用样机对并联电容前后的模型变压器进行了测量,测量曲线如图 8 所示。

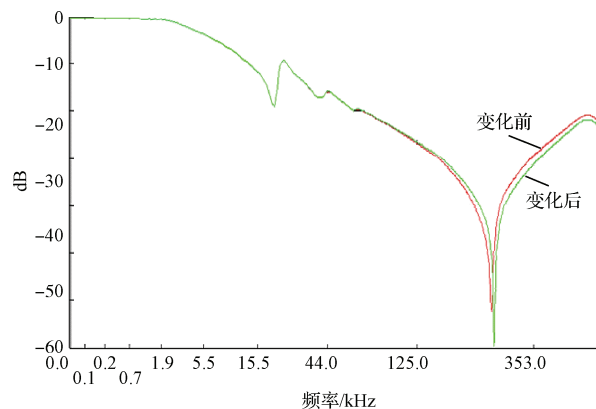


图8 并联电容前后测量曲线对照

从图 8 的测试曲线可以看出,在高频段曲线有清晰的水平和垂直位移现象,反应较灵敏,而在低频段曲线没有明显变化,说明样机的测试结果能够灵敏的反应绕组电容量的变化。

### 4.3 变电站现场的测试

为验证样机的实用性,利用样机在某 220 kV 变电站对一台变压器 A 相高压-低压进行了测试。该变压器短路

阻抗参数。采用扫频短路阻抗法测试完成后,生成的  $Zk/\omega-f$  曲线、 $Xk-f$  曲线和 SFSCI 转换的频响曲线如图 9~11 所示。

表 2 某 220 kV 变压器铭牌短路阻抗参数

短路 阻抗/%	高压开关	高-中	高-低	中-低
	位置 最正 (开关位置-1)	(150 MVA)	(75 MVA)	(75 MVA)
		13.10	23.28	8.21

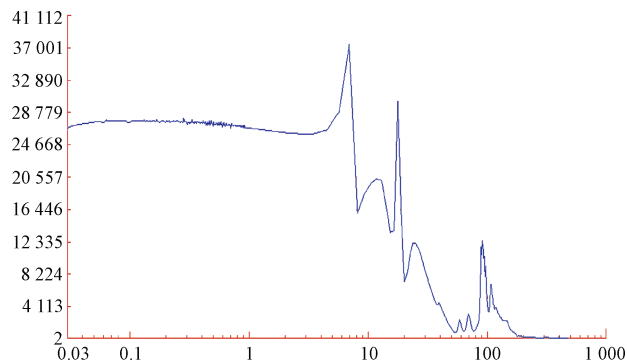


图 9  $Zk/\omega-f$  曲线

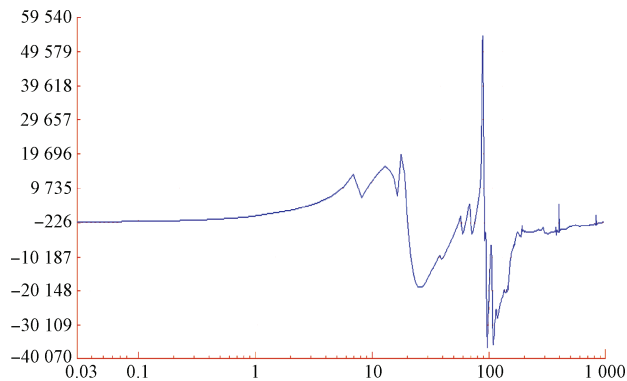


图 10  $Xk-f$  曲线

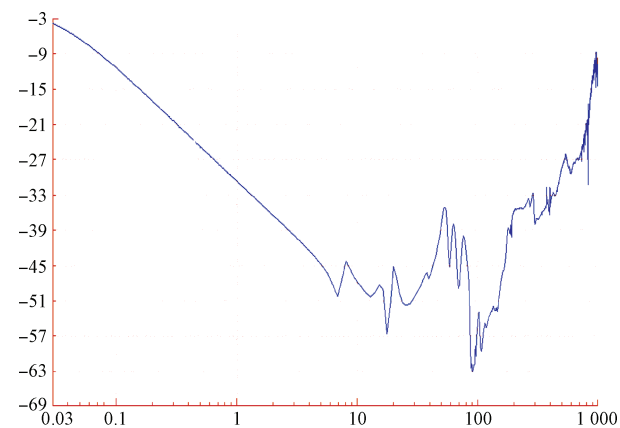


图 11 SFSCI 转换的频响曲线

从图 9 曲线可以得到该绕组工频下的短路阻抗值,测量值与铭牌值之间的对比关系如表 3 所示。扫频短路阻

抗曲线提取的工频下阻抗值可以用于绕组变形的判别。同时,利用测量生成的其它曲线,通过横比法、纵比法等方法,能够对变压器绕组是否发生变形及变形严重程度进行诊断<sup>[15]</sup>。

表 3 测量值与标称值对照表

被测绕组	铭牌值/ %	阻抗/ Ω	50 Hz 阻抗 提取值/Ω	阻抗/ %	误差
A 相 高压-低压	23.28	86.81	86.44	23.79	0.42%

## 5 结 论

因研究的需要,研制了扫频短路阻抗测试仪样机。样机采用 DDS 频率合成技术产生频率可调的高精度正弦信号,经过功率放大后加载到被测绕组,通过高精度数据采集电路获取绕组响应信号,并计算绕组相关参量,用于判别变压器绕组状态。研制的样机满足了扫频短路阻抗技术研究的需要。

对于本文研制的样机,为降低样机研发难度,缩短样机研制周期,在正弦信号功率放大部分采用了集成功放芯片的技术方案。该方案的不足是输出信号的功率偏小,虽然最终采用了折中的按频率分段选用不同集成功率放大器的做法,满足了当前测试的需要,但有较大的改进空间,如提高样机输出功率,增强抗干扰能力。

## 参 考 文 献

- [1] 刘勇,杨帆,张凡,等. 检测电力变压器绕组变形的扫频阻抗法研究[J]. 中国电机工程学报, 2015, 35(17): 4505-4516.
- [2] 覃智贤,陈斌,徐兆丹,等. 变压器绕组变形的诊断及防范措施[J]. 广西电力, 2014, 37(5): 65-67, 74.
- [3] 吴宇,黄新迪,吴媚,等. 基于 DSP 的高速数据采集处理系统的研究[J]. 国外电子测量技术, 2016, 35(5): 62-65.
- [4] 邓舜耕,李宏民,杨宣兵,等. 基于 DSP 的高速感应无线位置检测系统[J]. 电子测量与仪器学报, 2016, 30(6): 880-886.
- [5] 伦涛,庞丽娟,袁野. 一种 TMS320F2812 片内 FLASH 串行加载方法[J]. 国外电子测量技术, 2014, 33(6): 57-60.
- [6] 孙丽明. TMS320F2812 原理及其 C 语言程序开发[M]. 北京:清华大学出版社, 2008.
- [7] 刘龙,张振中,戴哲. 基于 DDS 技术的雷达中频信号模拟器信号源[J]. 国外电子测量技术, 2009, 28(4): 43-45.
- [8] 占细雄,林君,胡安. 基于 AD9850 的 8 位幅度可编程信号发生器[J]. 吉林大学学报:信息科学版, 2003(2): 18-20.

(下转第 82 页)